

★★★ <第38回知的財産翻訳検定試験【第20回和文英訳】> ★★★

≪ 1 級課題 -電気・電子工学- ≫

【解答にあたっての注意】

1. 問題の指示により英訳してください。
2. 解答語数に特に制限はありません。適切な箇所で行改行してください。
3. 課題文に段落番号がある場合、これを訳文に記載してください。
4. 課題は3題あります。それぞれの課題の指示に従い、3題すべて解答してください。

問1. 以下は、ブロックチェーンにおける契約合意に関する特許明細書の背景技術の記述です。下記の\*\*\* START \*\*\*から\*\*\* END \*\*\*までを翻訳してください。

【発明の概要】

【発明が解決しようとする課題】

【0005】

ブロックチェーンは、参加者間の仮想通貨の取引情報がトランザクションとしてブロックという1つの単位でまとめられ、P2P (Peer to Peer) ネットワークにて参加者全員に共有される一つの巨大な元帳として機能する。例えば、「AさんはBさんに3枚のコインを渡した。」というトランザクションが全員で共有される。このブロックチェーンを参加者全ての取引の内容を記録した一つの元帳と捉えると、通貨以外の様々な取引に応用することができる。

【0006】

そこで、本発明では、そのブロックチェーンを複数者間で契約を交わす際の証跡として応用する。契約（契約書）は、売買契約、譲渡証、申込書、許諾書等を指し、二者間以上の個人又は機関で交わされる契約の内容を示した文書データである。その際、二者間以上での合意形成がどのように行われたのかを証跡として残しておくことは、権利を主張する際の公的な証明となる。

【0007】

ここで、前述した仮想通貨の場合、1つのトランザクションには、例えば、一つ前のトランザクションのハッシュ値、送金元のアドレス、送金先のアドレス、支払い額及び送金元の電子署名が含まれており、それらによってブロッ

クチェーンを共有する全ての参加者は取引の内容を公的に確認することができる。それゆえ、これを契約合意の証跡に応用するため、契約に関する情報をトランザクションに追加しておくことで同様の効果が期待される。なお、前述のアドレスとは、ブロックチェーン技術において電子署名用の公開鍵のハッシュ値を指す。

**\*\*\* START \*\*\***

**【0008】**

ここで、仮想通貨としてのブロックチェーンを契約合意の証跡に応用する場合、契約内容が二者間以上で合意されたことをどのように証明するかといった点が課題となる。仮想通貨のブロックチェーンに採用されている電子署名方式は、前述の通り送金元の電子署名のみによって成り立っており、送金先の電子署名は必要とされていない。一方、二者間以上において契約を取り交わす場合、一方的な契約の発行では契約は成り立たず、必ず契約当事者である全ての関係者の合意が必要となる。しかしながら、ブロックチェーンを形成する1つのトランザクションには送り手の電子署名しか含まれていないため、受け手による契約合意の証跡は該トランザクションに残らないことになる。

**【0009】**

上記課題に対する単純な解決方法として、例えば、全ての関係者の電子署名を1つのトランザクションに含める方法が考えられる。仮想通貨にはマルチシグネチャという仕組みが採用されており、一定数以上の電子署名がなければトランザクションが承認されないアドレスを作成することができる。しかしながら、事前にどの電子署名を必要とするのか、承認前のトランザクションを関係者間でどのように共有するのか、複数の秘密鍵をどこに集めて署名を行うのか等、1つのトランザクションに複数の電子署名を含める手続きは煩雑になる。

**\*\*\* END \*\*\***

問2. 以下は金属体に取付可能なRFIDタグに関する特許明細書の実施形態の記述です。下記の**\*\*\* START \*\*\***から**\*\*\* END \*\*\***までを翻訳してください。

**【0019】**

図1に本実施形態におけるRFIDタグ10の断面図を示す。なお、図1のRFIDタグ10は、取り付け対象である金属体30の表面に取り付けられて

いる状態である。

R F I Dタグ10は、多層プリント配線板12と、多層プリント配線板12に内蔵されたR F I Dタグチップ14と、多層プリント配線板12の内層に形成されたアンテナ回路16と、を具備する。

#### 【0020】

多層プリント配線板12には、金属体30に面する第一のアンテナ回路16aと、第一のアンテナ回路16aの上方に離間して位置する第二のアンテナ回路16bと、第二のアンテナ回路16bに配置されるR F I Dタグチップ14と、が立体的に配置されている。

なお、R F I Dタグ10の表面及び裏面には、防錆や表面保護のために、ソルダーレジスト層を形成してもよいし、めっき処理や防錆処理を施してもよい。

\*\*\* START \*\*\*

#### 【0021】

表面実装製品のような平面的な部品配置では、部品間の配線が冗長になりやすいが、本発明のように多層プリント配線板によるR F I Dタグでは、多層板の層間を利用して配線長を短くすることができるため、配線抵抗による電力ロスを低減することができる。これにより、R F I Dタグ10の小型化と通信性能の維持が可能となる。

#### 【0022】

ここで、R F I Dタグ10のデータ通信原理について説明する。

R F I Dタグ10の識別データを読み書きするために、R F I Dリーダーライター装置（不図示）から、R F I Dタグ10へ電波が送信されると、R F I Dタグ10が取り付けられた金属体30によって電波は反射、干渉が生じる。その際、電波が衝突した金属体30の表面には表面波が発生し、当該表面波は、誘電的作用により第一のアンテナ回路16aへと収集される。第一のアンテナ回路16aによって収集された表面波は、スルーホール18を介して第二のアンテナ回路16b及び第三のアンテナ回路16cへ送り出され、特定の周波数の電波が共振し利用される。共振し増幅された特定の周波数の電波は、R F I Dタグチップ14へ送り込まれる。電波を受信したR F I Dタグチップ14は、R F I Dタグチップ14内に格納されたデータを電波に乗せて第二のアンテナ回路16b及び第三のアンテナ回路16cからR F I Dリーダーライター

装置へ返信し、RFIDリーダーライターが返信された電波を受信することで、データ通信が完了する。

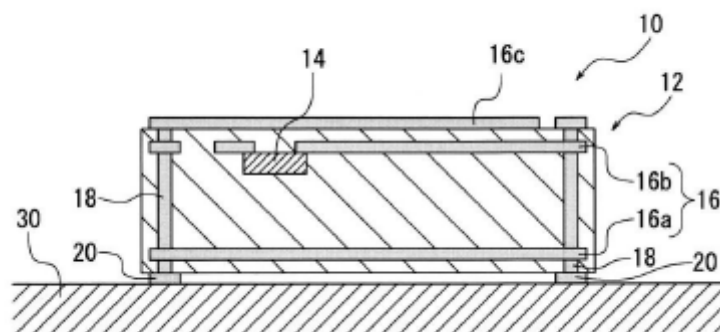
すなわち、第一のアンテナ回路16aは、金属体30で発生した表面波を取り込むためのアンテナ回路であり、第二のアンテナ回路16b及び第三のアンテナ回路16cは、第一のアンテナ回路16aによって収集された電波を特定の周波数で共振させてRFIDタグチップ14へ送り出すとともに、RFIDタグチップ内のデータを乗せた電波を発信するためのアンテナ回路である。

【0023】

また、RFIDタグ10は、金属体30をRFIDリーダーライター装置から送信される電波を収集するアンテナ回路であるかのように利用しているため、取り付け対象が非金属体である場合よりも通信利得が上がる。

\*\*\* END \*\*\*

(参考図面)



問3. 以下は、半導体装置に関する特許請求の範囲の記述です。

下記の【請求項1】を翻訳してください。翻訳に当たっては、後段に記載の実施形態の説明と図面を参照してください。

【請求項1】

高不純物濃度の半導体基板と、前記半導体基板の表面に設けられた、第1導電型半導体領域と第2導電型半導体領域とを交互に配置した並列pn層と、前記第2導電型半導体領域の表面層に設けられた第2導電型のベース領域と、前記ベース領域の表面層に設けられた第1導電型のソース領域と、前記並列pn層の表面にゲート酸化膜を介して設けられたゲート電極と、前記ソース領域および前記ベース領域に電氣的に接続し、かつ、前記ゲート電極と離れて設けられたソース電極と、を備えた半導体装置において、

前記並列pn層の表面と、前記ゲート電極との間に選択的に設けられた、前記ゲート酸化膜よりも厚い絶縁膜を備え、

前記ゲート電極が前記並列pn層の表面の、前記ベース領域および前記ソース領域以外のネック部分を覆う第1面積と、

前記第1面積のうちの、前記ゲート電極が前記絶縁膜を覆う第2面積とが、

$$0.1 \leq \text{第2面積} / \text{第1面積} \leq 0.4$$

を満たし、

前記第1導電型半導体領域と、前記第2導電型半導体領域との界面と直交する方向において、隣り合う前記第1導電型半導体領域の間の前記ネック部分の表面に前記絶縁膜の島が複数個設けられており、

隣り合う前記第1導電型半導体領域の間に生じた複数の電界集中領域を覆うようにそれぞれ異なる前記絶縁膜が設けられていることを特徴とする半導体装置。

(実施形態の説明) \*以下の翻訳は不要です。

図1は、本発明の実施の形態1にかかる半導体装置の平面構造について示す平面図である。また、図2は、図1の切断線A-A'における断面構造について示す断面図である。なお、以下の半導体装置の平面構造の説明においては、半導体装置の構造を明確にするため、ゲート酸化膜を省略している。

図2に示すように、実施の形態1にかかる半導体装置は、並列pn構造の半導体基板を用いて作製されている。並列pn構造の半導体基板は、 $n^+$ ドレイン領域である抵抗率の低い $n^+$ 基板1の第1主面側の表面に、 $n$ 型ドリフト領域(第1導電型半導体領域)2および $p$ 型仕切領域(第2導電型半導体領域)3からなる並列pn層が設けられている。

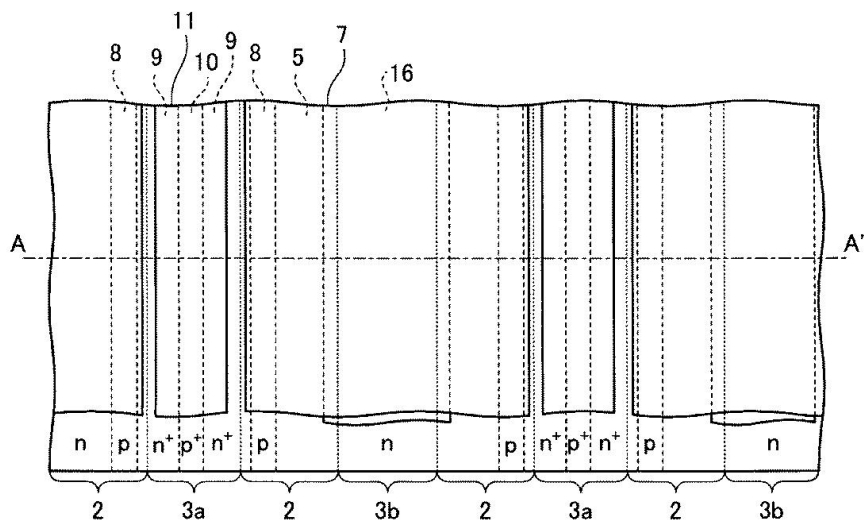
$p$ 型仕切領域3の上部には、 $p$ ベース領域8が設けられている。 $p$ ベース領域8の表面には、 $n^+$ ソース領域9が互いに離れて2箇所設けられている。さらに、それぞれの $n^+$ ソース領域9の間に、 $p^+$ ピックアップ領域10が設けられている。この、 $p$ ベース領域8と $n^+$ ソース領域9が形成された $p$ 型仕切領域3を、第1 $p$ 型仕切領域(第1の第2導電型半導体領域)3aとする。また、 $p$ ベース領域8と $n^+$ ソース領域9が形成されていない $p$ 型仕切領域3を、第2 $p$ 型仕切領域(第2の第2導電型半導体領域)3bとする。図1および図2においては、 $p$ 型仕切領域3の繰り返しの繰り返しにおいて、第1 $p$ 型仕切領域3aの間に、1つの第2 $p$ 型仕切領域3bが設けられている。すなわち、 $n$ 型ドリフト領域2を挟んで、第1 $p$ 型仕切領域3aと、第2 $p$ 型仕切領域3bと、が交互に、ストライプ状に形成されている。

$n$ 型ドリフト領域2および第2 $p$ 型仕切領域3bの表面には、 $n$ 型表面バッファ領域5が設けられている。上述した $n^+$ 基板1から $n$ 型表面バッファ領域5、 $p$ ベース領域8、 $n^+$ ソース領域9および $p^+$ ピックアップ領域10までが並列pn構造の半導体基板である。

$n$ 型表面バッファ領域5の表面上には、ゲート酸化膜6よりも厚い絶縁膜16が選択的に設けられている。実施の形態1においては、隣り合う $n$ 型ドリフト領域2の間の、 $n$ 型表面バッファ領域5の表面上の、1箇所に絶縁膜16の島が設けられている。ここで、並列pn構造の半導体基板の表面には、電界が集中する領域(電界集中領域)が生じる。このため、絶縁膜16の端部が電界集中領域(例えば図2の破線で囲んだ領域B、B')と一致するか、絶縁膜16が電界集中領域を全て覆うようにする。また、ゲート電極7は、 $p$ ベース領域

8の、n型表面バッファ領域5とn<sup>+</sup>ソース領域9とに挟まれた領域と、n型表面バッファ領域5と、の上に、ゲート酸化膜6と絶縁膜16を介して設けられている。

【図1】



【図2】

